

(19)日本国特許庁(J P)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開2003-256052

(P2003-256052A)

(43)公開日 平成15年9月10日(2003.9.10)

(51)Int.Cl.⁷

G 0 5 F 1/56

識別記号

3 1 0

F I

G 0 5 F 1/56

テーム(参考)

3 1 0 T 5 H 4 3 0

3 1 0 K 5 H 7 3 0

3 1 0 M

3 1 0 Q

3 1 0 W

審査請求 未請求 請求項の数5 O L (全 11 頁) 最終頁に続く

(21)出願番号

特願2002-50081(P2002-50081)

(22)出願日

平成14年2月26日(2002.2.26)

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 因幡 克己

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74)代理人 100080034

弁理士 原 謙三

Fターム(参考) 5H430 BB01 BB05 BB09 BB12 CC06

EE04 EE09 FF08 FF13 GG17

HH03

5H730 AS01 AS04 BB02 BB57 DD01

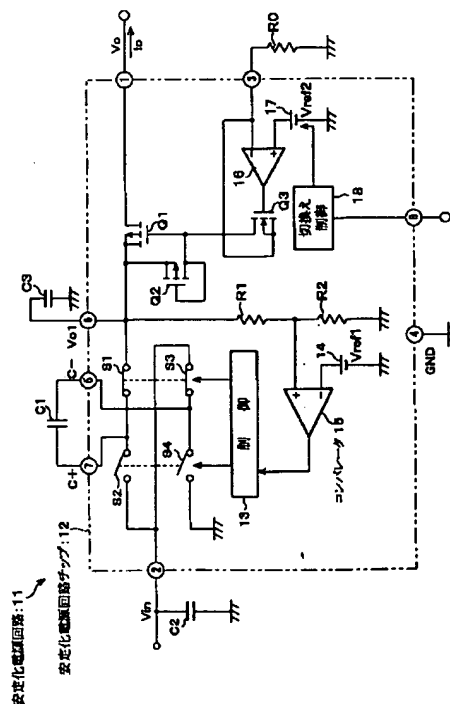
FD01 FG01

(54)【発明の名称】 スイッチドキャパシタ型安定化電源回路およびそれを用いる電子機器

(57)【要約】

【課題】 外付けコンデンサC1を用いてチャージポンプ動作を実現するスイッチS1～S4およびその制御回路13を備えて構成されるスイッチドキャパシタ型の安定化電源回路11の安定化電源回路チップ12において、出力電流I_oを調整可能とする。

【解決手段】 チャージポンプ回路からの出力ラインに直列にPMOSトランジスタQ1を介在し、そのゲート電圧をNMOSトランジスタQ3で制御するようにし、切換え制御回路18で切換えられた基準電圧V_{ref}と、前記出力電流I_oに対応したNMOSトランジスタQ3のソース電流を抵抗R0で電圧変換した値とが一致するようにコンパレータ16が前記NMOSトランジスタQ3のゲート電圧を制御する。したがって、1チップの安定化電源回路チップ12によって、前記出力電流I_oを、基準電圧V_{ref}を切換えることで調整することができる。



【特許請求の範囲】

【請求項1】 外付けコンデンサを用いてチャージポンプ動作を実現するスイッチおよびその制御回路を備えて構成されるスイッチドキャパシタ型安定化電源回路において、

チャージポンプ回路からの出力ラインに直列に介在される降圧式の出力電流調整回路をチップ内に内蔵することを特徴とするスイッチドキャパシタ型安定化電源回路。

【請求項2】 前記出力電流調整回路は、前記チャージポンプ回路からの出力ラインに直列に介在される電流調整用トランジスタと、前記電流調整用のトランジスタの制御電流を制御する制御トランジスタと、

前記制御電流を電流-電圧変換する変換手段と、基準電圧源と、前記変換手段で設定される前記制御電流に対応した電圧値と、前記基準電圧とを相互に比較し、両者が一致するように前記制御トランジスタを介して前記電流調整用トランジスタの制御電流を調整するコンパレータと、前記変換手段での変換比率または前記基準電圧を切換えることで、前記出力電流の調整を行う切換え制御回路とを備えて構成されることを特徴とする請求項1記載のスイッチドキャパシタ型安定化電源回路。

【請求項3】 前記切換え制御回路は、複数系統の外部入力を有し、その入力信号の信号レベルの組合わせにตอบสนองして前記出力電流を段階的に調整することを特徴とする請求項2記載のスイッチドキャパシタ型安定化電源回路。

【請求項4】 前記電流調整用トランジスタは、前記チャージポンプ回路からの出力電流を個別に出力可能に相互に並列に複数設けられ、前記切換え制御回路は、複数系統の外部入力を有し、その入力信号の信号レベルの組合わせにตอบสนองして、前記出力電流を段階的に調整するとともに、前記電流調整用トランジスタの出力ON/OFF制御を行うことを特徴とする請求項2記載のスイッチドキャパシタ型安定化電源回路。

【請求項5】 前記請求項1～4の何れかに記載のスイッチドキャパシタ型安定化電源回路を用いることを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、スイッチドキャパシタ型の安定化電源回路およびそれを用いる電子機器に関する。

【0002】

【従来の技術】 特に携帯電話や携帯端末等の電池駆動の電子機器では、前記電池による低電源電圧を昇圧するために、昇圧電源回路が用いられている。そして、前記昇圧電源回路として、通常のスイッチング電源に比べて、

ノイズの影響を低減すべき用途では、従来から、前記スイッチドキャパシタ型の安定化電源回路が用いられている。その一例としては、カラー液晶ディスプレイのバックライトとして利用される白色発光ダイオードを駆動する装置の昇圧電源回路等である。前記白色発光ダイオードは、順方向電圧(V_F)が3～4Vであるのに対して、電源には、たとえばリチウムイオン電池が1セル使用され、満充電の4.2Vから、前記携帯電話では3～3.2V程度まで使用されるので、前記スイッチドキャパシタ型の安定化電源回路が必要となる。

【0003】 図10は、典型的な従来技術のスイッチドキャパシタ型の安定化電源回路1の電気的構成を示すブロック図である。この安定化電源回路1は、スイッチング動作を行う安定化電源回路チップ2に、チャージポンプ動作のためのコンデンサc1と、入力電源電圧V_{in}の平滑用のコンデンサc2と、出力電圧V_oの平滑用のコンデンサc3と、前記出力電圧V_oのフィードバック用の分圧抵抗r1、r2とが外付けされて構成されている。

【0004】 前記安定化電源回路チップ2は、スイッチングを行うスイッチs1～s4と、それらのスイッチングを制御する制御回路3と、基準電圧源4と、コンパレータ5とを備えて構成される。前記スイッチs1、s2は、7番端子に接続されるコンデンサc1の一方の端子c+を、前記出力電圧V_oを導出する1番端子および前記入力電源電圧V_{in}が与えられる2番端子にそれぞれ接続する。前記スイッチs3、s4は、5番端子に接続されるコンデンサc1の他方の端子c-を、前記入力電源電圧V_{in}が与えられる2番端子および4番端子に接続されるGNDにそれぞれ接続する。前記スイッチs1、s3とスイッチs2、s4とは、それぞれ対を成し、前記制御回路3によって相補的にON/OFF動作を行うように制御される。

【0005】 チャージポンプ動作は、制御回路3が、先ずスイッチs2、s4をONし、スイッチs1、s3をOFFする(図10のスイッチング状態とは逆の状態)ことでコンデンサc1が入力電源電圧V_{in}に充電され、次にスイッチs1、s3をONし、スイッチs2、s4をOFFする(図10のスイッチング状態)ことで、前記入力電源電圧V_{in}にコンデンサc1の充電電圧が加算され、前記出力電圧V_oとして2V_{in}の電圧が出力されることで実現される。

【0006】 前記コンパレータ5は、3番端子から入力される前記出力電圧V_oの分圧抵抗r1、r2による分圧値を、前記基準電圧源4から入力される基準電圧V_{ref}と比較し、その比較結果を制御回路3へ出力する。制御回路3は、前記コンパレータ5での比較結果にตอบสนองし、前記分圧値が基準電圧V_{ref}に一致するように、スイッチs1～s4のスイッチングを制御する。すなわち、前記分圧値が基準電圧V_{ref}に達するとコンパレ

ータ5から制御回路3へ信号が与えられ、チャージポンプ動作が停止される。コンパレータ5は、ヒステリシス機能付きであり、前記チャージポンプ動作が停止し、出力電圧 V_o が低下すると、再びチャージポンプ動作を開始させる。このような動作を繰返すことで、前記出力電圧 V_o が、所望とする定電圧に安定化される。

【0007】

【発明が解決しようとする課題】上述のように構成される安定化電源回路1では、出力電流を調整したり、出力電流を遮断することができないという問題がある。すなわち、たとえば前記白色発光ダイオードの場合には、電池の使用可能時間を延ばすために、該白色発光ダイオードへの電流量を調整したり、消灯させたりすることができない。

【0008】本発明の目的は、出力電流を調整することができるスイッチドキャパシタ型安定化電源回路を提供することである。

【0009】

【課題を解決するための手段】本発明のスイッチドキャパシタ型安定化電源回路は、外付けコンデンサを用いてチャージポンプ動作を実現するスイッチおよびその制御回路を備えて構成されるスイッチドキャパシタ型安定化電源回路において、チャージポンプ回路からの出力ラインに直列に介在される降圧式の出力電流調整回路をチップ内に内蔵することを特徴とする。

【0010】上記の構成によれば、1チップで、入力電圧をチャージポンプ回路にて昇圧し、出力電流調整回路によって、出力電流を段階的または連続の任意に調整することができる。

【0011】また、本発明のスイッチドキャパシタ型安定化電源回路では、前記出力電流調整回路は、前記チャージポンプ回路からの出力ラインに直列に介在される電流調整用トランジスタと、前記電流調整用のトランジスタの制御電流を制御する制御トランジスタと、前記制御電流を電流-電圧変換する変換手段と、基準電圧源と、前記変換手段で設定される前記制御電流に対応した電圧値と、前記基準電圧とを相互に比較し、両者が一致するように前記制御トランジスタを介して前記電流調整用トランジスタの制御電流を調整するコンパレータと、前記変換手段での変換比率または前記基準電圧を切換えることで、前記出力電流の調整を行う切換え制御回路とを備えて構成されることを特徴とする。

【0012】上記の構成によれば、切換え制御回路が、前記変換手段での変換比率、たとえば電流-電圧変換抵抗の抵抗値を切換えることで、または前記基準電圧を切換えることで、コンパレータによって前記出力電流の調整を実現することができる。

【0013】さらにまた、本発明のスイッチドキャパシタ型安定化電源回路では、前記切換え制御回路は、複数系統の外部入力を有し、その入力信号の信号レベルの組

合わせに応答して前記出力電流を段階的に調整することを特徴とする。

【0014】上記の構成によれば、抵抗と、前記複数系統の入力信号の信号レベルにそれぞれ応答して前記抵抗の切換えを行うスイッチなどで、前記電流-電圧変換抵抗の抵抗値や基準電圧の切換えを行うことができる。

【0015】また、本発明のスイッチドキャパシタ型安定化電源回路では、前記電流調整用トランジスタは、前記チャージポンプ回路からの出力電流を個別に出力可能に相互に並列に複数設けられ、前記切換え制御回路は、複数系統の外部入力を有し、その入力信号の信号レベルの組合わせに応答して、前記出力電流を段階的に調整するとともに、前記電流調整用トランジスタの出力ON/OFF制御を行うことを特徴とする。

【0016】上記の構成によれば、抵抗と、前記複数系統の入力信号の信号レベルにそれぞれ応答して前記抵抗の切換えを行うスイッチなどで、前記電流-電圧変換抵抗の抵抗値や基準電圧の切換えを行うことができるとともに、複数系統の電流出力を、個別にまたは一括してON/OFF制御を行うことができる。

【0017】さらにまた、本発明の電子機器は、上記のスイッチドキャパシタ型安定化電源回路を用いることを特徴とする。

【0018】

【発明の実施の形態】本発明の実施の第1の形態について、図1および図2に基づいて説明すれば、以下のとおりである。

【0019】図1は、本発明の実施の第1の形態のスイッチドキャパシタ型の安定化電源回路11の電気的構成を示すブロック図である。この安定化電源回路11は、スイッチング動作を行う安定化電源回路チップ12に、チャージポンプ動作のためのコンデンサC1と、入力電圧 V_{in} の平滑用のコンデンサC2と、昇圧電圧 V_{o1} の平滑用のコンデンサC3と、出力電圧 V_o のフィードバック用の抵抗R0とが外付けされて構成されている。

【0020】前記安定化電源回路チップ12は、チャージポンプ回路を構成するスイッチS1～S4と、制御回路13と、基準電圧源14と、分圧抵抗R1、R2と、コンパレータ15とを備えるとともに、降圧式の出力電流調整回路を構成するPMOSTランジスタQ1、Q2と、NMOSTランジスタQ3と、コンパレータ16と、基準電圧源17と、切換え制御回路18とが、同一チップ内に内蔵されて構成される。

【0021】前記スイッチS1、S2は、7番端子に接続されるコンデンサC1の一方の端子C+を、前記コンデンサC3が接続される6番端子および前記入力電圧 V_{in} が与えられる2番端子にそれぞれ接続する。前記スイッチS3、S4は、5番端子に接続されるコンデンサC1の他方の端子C-を、前記入力電圧 V_{in}

が与えられる2番端子および4番端子に接続されるGNDにそれぞれ接続する。前記スイッチS1、S3とスイッチS2、S4とは、それぞれ対を成し、前記制御回路13によって相補的にON/OFF動作を行うように制御される。

【0022】チャージポンプ動作は、制御回路13が、まずスイッチS2、S4をONし、スイッチS1、S3をOFFする(図1のスイッチング状態とは逆の状態)ことでコンデンサC1が入力電源電圧Vinに充電され、次にスイッチS1、S3をONし、スイッチS2、S4をOFFする(図1のスイッチング状態)ことで、前記入力電源電圧VinにコンデンサC1の充電電圧が加算され、前記コンデンサC3への昇圧電圧V_{o1}として2Vinの電圧が出力されることで実現される。

【0023】前記コンパレータ15は、前記昇圧電圧V_{o1}の分圧抵抗R1、R2による分圧値を、前記基準電圧源14から入力される基準電圧V_{ref1}と比較し、その比較結果を制御回路13へ出力する。制御回路13は、前記コンパレータ15での比較結果にตอบสนองし、前記分圧値が基準電圧V_{ref1}に一致するように、スイッチS1～S4のスイッチングを制御する。すなわち、前記分圧値が基準電圧V_{ref1}に達するとコンパレータ15から制御回路13へ信号が与えられ、チャージポンプ動作が停止される。コンパレータ15は、ヒステリシス機能付きであり、前記チャージポンプ動作が停止し、昇圧電圧V_{o1}が低下すると、再びチャージポンプ動作を開始させる。このような動作を繰返すことで、前記昇圧電圧V_{o1}が、所望とする定電圧に安定化される。

【0024】注目すべきは、この安定化電源回路チップ12では、出力電流調整のために、前記降圧式の出力電流調整回路を構成する前記PMOSトランジスタQ1と、NMOSトランジスタQ3と、コンパレータ16と、基準電圧源17と、切換え制御回路18とが設けられていることである。電流調整用トランジスタである前記PMOSトランジスタQ1は、前記コンデンサC3の6番端子と、出力電圧V_oを導出する1番端子との間に直列に介在され、そのゲート電圧は、制御トランジスタであるNMOSトランジスタQ3によって制御される。

【0025】前記PMOSトランジスタQ1のソースゲート間に設けられるダイオード構造のPMOSトランジスタQ2は、前記NMOSトランジスタQ3に定電流を供給する。前記NMOSトランジスタQ3のソース電流、すなわちPMOSトランジスタQ1の出力電流I_oに比例したゲート電流およびPMOSトランジスタQ2のドレイン電流は、3番端子に接続される抵抗R0によって電流-電圧変換され、コンパレータ16に入力される。コンパレータ16は、抵抗R0による電圧値を、前記基準電圧源17から入力される基準電圧V_{ref2}と比較し、その比較結果に応じて前記NMOSトランジスタQ3のゲート電圧を制御する。したがって、前記出力

電流I_oが、前記抵抗R0の抵抗値によって設定された電流値となるように制御される。

【0026】図2は、前記切換え制御回路18の一構成例を示すブロック図である。この切換え制御回路18は、分圧抵抗Ra、Rb、Rcと、スイッチS10とを備えて構成されている。前記基準電圧V_{ref2}は、分圧抵抗Ra、Rb、Rcと与えられて分圧される。前記スイッチS10の3つの個別接点には、基準電圧V_{ref2}、分圧抵抗Ra、Rbの接続点の電圧V_{ref2a}および分圧抵抗Rb、Rcの接続点の電圧V_{ref2b}がそれぞれ与えられており、外部から8番端子に入力される電流制御信号にตอบสนองして、スイッチS10が前記各個別接点を択一的に選択することによって、共通接点から前記コンパレータ16に入力される基準電圧V_{ref2}を段階的に変化することができる。

【0027】したがって、前記基準電圧V_{ref2}が段階的に変化することで、NMOSトランジスタQ3のゲート電圧、すなわちPMOSトランジスタQ1のゲート電圧も段階的に変化し、出力電流I_oを段階的に調整することができる。

【0028】本発明の実施の第2の形態について、図3に基づいて説明すれば、以下のとおりである。

【0029】図3は、本発明の実施の第2の形態のスイッチドキャパシタ型の安定化電源回路21の電氣的構成を示すブロック図である。この安定化電源回路21は、前述の安定化電源回路11に類似し、対応する部分には同一の参照符号を付して、その説明を省略する。注目すべきは、この安定化電源回路21の安定化電源回路チップ22では、切換え制御回路28が抵抗R0に関して設けられていることである。前記切換え制御回路28は、抵抗R11、R12、R13と、前記スイッチS10とを備えて構成されている。前記抵抗R0には各抵抗R11、R12、R13の一端が共通に接続されており、これらの抵抗R11、R12、R13の他端は前記スイッチS10の個別接点にそれぞれ接続され、スイッチS10の共通接点はコンパレータ16に接続されている。

【0030】したがって、外部から前記8番端子に入力される電流制御信号にตอบสนองして前記各個別接点を択一的に選択することによって、前記コンパレータ16に一定の基準電圧V_{ref2}が入力されても、前記抵抗R0および抵抗R11、R12、R13によって設定される出力電流I_oの電流値を段階的に調整することができる。

【0031】本発明の実施の第3の形態について、図4に基づいて説明すれば、以下のとおりである。

【0032】図4は、本発明の実施の第3の形態のスイッチドキャパシタ型の安定化電源回路31の電氣的構成を示すブロック図である。この安定化電源回路31は、前述の安定化電源回路11に類似し、対応する部分には同一の参照符号を付して、その説明を省略する。注目すべきは、この安定化電源回路31の安定化電源回路チッ

ブ32には、外部から2つの電流制御信号が入力されることである。前記電流制御信号は、ハイレベルまたはローレベルの2値信号であり、切換え制御回路38は、前記8番端子とともに、10番端子に入力されるこれらの電流制御信号に应答して、前記基準電圧 V_{ref2} を4段階に調節する。これによって、前記出力電流は、定格値の I_o から、 $I_o/2$ 、 $I_o/4$ 、 $I_o/8$ に、段階的に小さくなる。前記8番端子および10番端子への電流制御信号と、出力電流との関係の一例を、表1に示す。

【0033】

【表1】

| 出力電流 | I_o | $I_o/2$ | $I_o/4$ | $I_o/8$ |
|-------|-------|---------|---------|---------|
| 8番端子 | L | H | H | L |
| 10番端子 | L | H | L | H |

【0034】こうして、制御用のマイクロコンピュータ等からの簡単な2値信号の電流制御信号で、出力電流 I_o を段階的に調整することができる。

【0035】本発明の実施の第4の形態について、図5に基づいて説明すれば、以下のとおりである。

【0036】図5は、本発明の実施の第4の形態のスイッチドキャパシタ型の安定化電源回路41の電氣的構成を示すブロック図である。この安定化電源回路41は、前述の安定化電源回路31に類似し、対応する部分には同一の参照符号を付して、その説明を省略する。注目すべきは、この安定化電源回路41の安定化電源回路チップ42には、外部から2つの2値信号で電流制御信号が入力され、これに应答して、切換え制御回路48は、出力電流 I_o を段階的に調整するとともに、前記NMOSトランジスタQ3のゲート電圧をローレベルにする等のOFF信号を出力して、出力電流 I_o を遮断することである。表2に、前記8番端子および10番端子への電流制御信号と、出力電流との関係の一例を示す。

【0037】

【表2】

| 出力電流 | OFF | I_o | $I_o/2$ | $I_o/4$ |
|-------|-----|-------|---------|---------|
| 8番端子 | L | H | H | L |
| 10番端子 | L | H | L | H |

【0038】こうして、簡単な2値信号の電流制御信号で、出力電流 I_o の段階的な調整とともに、出力遮断も制御することができる。

【0039】本発明の実施の第5の形態について、図6に基づいて説明すれば、以下のとおりである。

【0040】図6は、本発明の実施の第5の形態のスイッチドキャパシタ型の安定化電源回路51の電氣的構成を示すブロック図である。この安定化電源回路51は、前述の安定化電源回路41に類似し、対応する部分には同一の参照符号を付して、その説明を省略する。注目すべきは、この安定化電源回路51の安定化電源回路チップ52は、前記PMOSトランジスタQ1に代えて、出力用に、相互に並列な4つのPMOSトランジスタQ11～Q14が設けられ、これに対応して、切換え制御回路58には、外部から3つの2値信号で電流制御信号が入力されることである。

【0041】前記各PMOSトランジスタQ11～Q14のゲートは、共通に前記NMOSトランジスタQ3のドレインに接続されて前述の電流調整が行われ、また切換え制御回路58によって各PMOSトランジスタQ11～Q14のゲート電圧をハイレベルにする等のOFF信号が出力され、該各PMOSトランジスタQ11～Q14は個別に遮断制御される。各PMOSトランジスタQ11～Q14のドレイン電流は、1番端子、11番端子、12番端子および9番端子から、それぞれ出力電流 $I_{o1} \sim I_{o4}$ として出力される。前記切換え制御回路58には、前記8番端子および10番端子とともに、13番端子からも、前記2値信号の電流制御信号が与えられる。表3に、前記8番端子、10番端子および13番端子への電流制御信号と、出力電流との関係の一例を示す。

【0042】

【表3】

| 出力電流 | 全OFF | I _o | I _o /2 | I _o /4 | 1,11 ON 9,12 OFF | 1 ON 9,11,12OFF | 9,11,12 ON 1 OFF |
|-------|------|----------------|-------------------|-------------------|---------------------|--------------------|---------------------|
| 8番端子 | L | H | H | H | L | L | L |
| 10番端子 | L | H | L | H | L | H | H |
| 13番端子 | L | H | L | L | H | H | L |

【0043】こうして、出力電流I_{o1}～I_{o4}の段階的な調整とともに、該出力電流I_{o1}～I_{o4}の出力遮断も個別に制御することができる。

【0044】本発明の実施の第6の形態について、図7～図9に基づいて説明すれば、以下のとおりである。

【0045】図7は、本発明の実施の第6の形態のスイッチドキャパシタ型の安定化電源回路61の電氣的構成を示すブロック図である。この安定化電源回路61は、白色発光ダイオードD1～D4を点灯駆動するものであり、前述の安定化電源回路41、51に類似している。前記平滑用のコンデンサC2を介して安定化電源回路チップ62に入力された電源電圧V_{in}は、チャージポンプ回路63においてコンデンサC1を用いて昇圧され、平滑用のコンデンサC3で昇圧電圧V_{o1}に平滑化される。

【0046】注目すべきは、この安定化電源回路61では、前記制御回路16と切換え制御回路48、58との機能を合わせ持つ制御回路68は、前記スイッチS1～S4のスイッチングを制御することで前記昇圧電圧V_{o1}を安定化するとともに、該制御回路68には、前記表2で示すような電流制御信号が入力され、前記各白色発光ダイオードD1～D4への出力電流I_{o1}～I_{o4}が段階的に調整されるとともに、該出力電流I_{o1}～I_{o4}が一括して出力遮断されることである。

【0047】このため、前記コンパレータ16の出力が与えられるNMOSトランジスタQ3は、前記制御回路68からそのベースをローレベルとするOFF信号が与えられることで遮断し、また前記コンパレータ16によって調整された該NMOSトランジスタQ3のドレイン電流は、PMOSトランジスタQ30によって取出され、該PMOSトランジスタQ30とカレントミラー回路を構成し、前記各白色発光ダイオードD1～D4に個別に設けられる前記PMOSトランジスタQ11～Q14からそれぞれ供給される。

【0048】図8および図9は、上述の安定化電源回路61を1パッケージ化した例を示す図であり、図8は底面図であり、図9は側面図である。基板71上に上述の安定化電源回路チップ62を実装し、樹脂72で気密に封止することで、前記1パッケージ化されている。基板71の底面には電極パッド73が露出しており、該電極

パッド73からは、前記入力電源電圧V_{in}の入力や、各白色発光ダイオードD1～D4への電流I_{o1}～I_{o4}の出力が行われる。これによって、前記白色発光ダイオードD1～D4を、1デバイスで駆動することができる。

【0049】なお、特開2001-119927号公報には、チャージポンプ回路に電流制御回路を設けることが記載されているけれども、この先行技術では、前記電流制御回路はキック容量に充電を行うトランジスタを流れる電流を飽和電流とすることで、低電圧でも高い電圧を取出せるようにしたものであり、負荷への出力電流を調整したり、遮断したりする本発明とは、異なるものである。

【0050】

【発明の効果】本発明のスイッチドキャパシタ型安定化電源回路は、以上のように、チャージポンプ回路からの出力ラインに直列に、降圧式の出力電流調整回路をチップ内に内蔵する。

【0051】それゆえ、1チップで、入力電圧をチャージポンプ回路にて昇圧し、出力電流調整回路によって、出力電流を段階的または連続の任意に調整することができる。

【0052】また、本発明のスイッチドキャパシタ型安定化電源回路は、以上のように、前記出力電流調整回路を、前記チャージポンプ回路からの出力ラインに直列に介在される電流調整用トランジスタと、前記電流調整用のトランジスタの制御電流を制御する制御トランジスタと、前記制御電流を電流－電圧変換する変換手段と、基準電圧源と、前記変換手段で設定される前記制御電流に対応した電圧値と、前記基準電圧とを相互に比較し、両者が一致するように前記制御トランジスタを介して前記電流調整用トランジスタの制御電流を調整するコンパレータと、前記変換手段での変換比率または前記基準電圧を切換えることで、前記出力電流の調整を行う切換え制御回路とを備えて構成する。

【0053】それゆえ、切換え制御回路が、前記変換手段での変換比率、たとえば電流－電圧変換抵抗の抵抗値を切換えることで、または前記基準電圧を切換えることで、コンパレータによって前記出力電流の調整を実現することができる。

【0054】さらにまた、本発明のスイッチドキャパシタ型安定化電源回路は、以上のように、複数系統の外部入力信号の信号レベルの組合わせに応答して前記出力電流を段階的に調整する。

【0055】それゆえ、抵抗と、前記複数系統の入力信号の信号レベルにそれぞれ応答して前記抵抗の切換えを行うスイッチなどで、前記電流－電圧変換抵抗の抵抗値や基準電圧の切換えを行うことができる。

【0056】また、本発明のスイッチドキャパシタ型安定化電源回路は、以上のように、前記電流調整用トランジスタを、前記チャージポンプ回路からの出力電流を個別に出力可能に相互に並列に複数設け、前記切換え制御回路を、複数系統の外部入力を有し、その入力信号の信号レベルの組合わせに応答して、前記出力電流を段階的に調整するとともに、前記電流調整用トランジスタの出力ON/OFF制御を行うようにする。

【0057】それゆえ、抵抗と、前記複数系統の入力信号の信号レベルにそれぞれ応答して前記抵抗の切換えを行うスイッチなどで、前記電流－電圧変換抵抗の抵抗値や基準電圧の切換えを行うことができるとともに、複数系統の電流出力を、個別にまたは一括してON/OFF制御を行うことができる。

【図面の簡単な説明】

【図1】本発明の実施の第1の形態のスイッチドキャパシタ型の安定化電源回路の電気的構成を示すブロック図である。

【図2】図1で示す安定化電源回路における切換え制御回路の一構成例を示すブロック図である。

【図3】本発明の実施の第2の形態のスイッチドキャパシタ型の安定化電源回路の電気的構成を示すブロック図である。

【図4】本発明の実施の第3の形態のスイッチドキャパシタ型の安定化電源回路の電気的構成を示すブロック図である。

【図5】本発明の実施の第4の形態のスイッチドキャパシタ型の安定化電源回路の電気的構成を示すブロック図である。

【図6】本発明の実施の第5の形態のスイッチドキャパシタ型の安定化電源回路の電気的構成を示すブロック図である。

【図7】本発明の実施の第6の形態のスイッチドキャパシタ型の安定化電源回路の電気的構成を示すブロック図

である。

【図8】図7で示す安定化電源回路を1パッケージ化した例の底面図である。

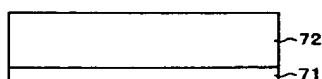
【図9】図7で示す安定化電源回路を1パッケージ化した例の側面図である。

【図10】典型的な従来技術のスイッチドキャパシタ型の安定化電源回路の電気的構成を示すブロック図である。

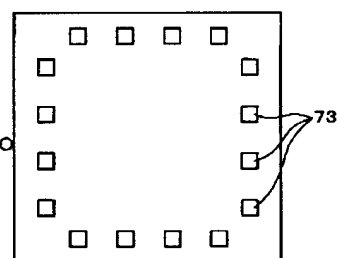
【符号の説明】

- 11, 21, 31, 41, 51, 61 安定化電源回路
- 12, 22, 32, 42, 52, 62 安定化電源回路チップ
- 13 制御回路（チャージポンプ回路）
- 14 基準電圧源（チャージポンプ回路）
- 15 コンパレータ（チャージポンプ回路）
- 16 コンパレータ（出力電流調整回路）
- 17 基準電圧源（出力電流調整回路）
- 18, 28, 38, 48, 58 切換え制御回路（出力電流調整回路）
- 63 チャージポンプ回路
- 68 制御回路（出力電流調整回路）
- 71 基板
- 72 樹脂
- 73 電極パッド
- C1 コンデンサ（外付けコンデンサ、チャージポンプ回路）
- C2, C3 コンデンサ
- D1～D4 白色発光ダイオード
- Q1, Q2 PMOSトランジスタ（出力電流調整回路）
- Q3 NMOSトランジスタ（出力電流調整回路）
- Q11～Q14 PMOSトランジスタ（出力電流調整回路）
- Q30 PMOSトランジスタ（出力電流調整回路）
- R0 抵抗（変換手段、出力電流調整回路）
- R1, R2 分圧抵抗
- R11, R12, R13 抵抗
- Ra, Rb, Rc 分圧抵抗
- S1～S4 スイッチ（チャージポンプ回路）
- S10 スイッチ

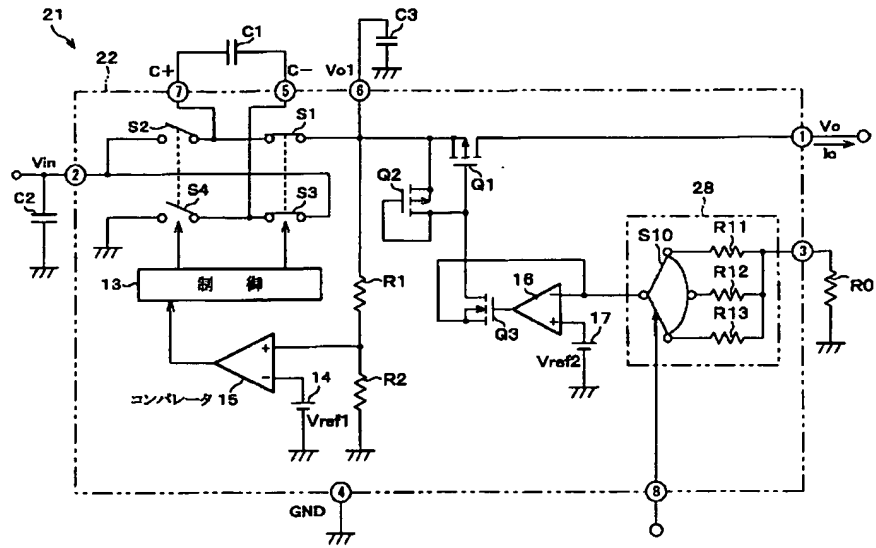
【図9】



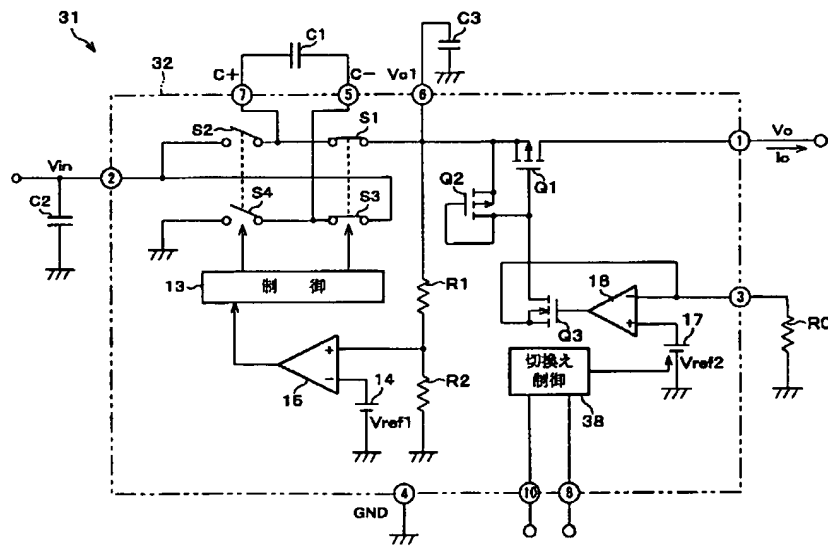
安定化電源回路:11



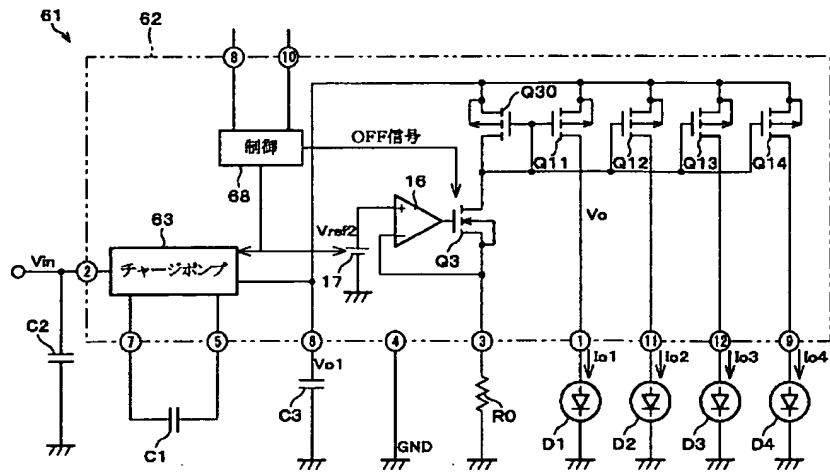
【図 3】



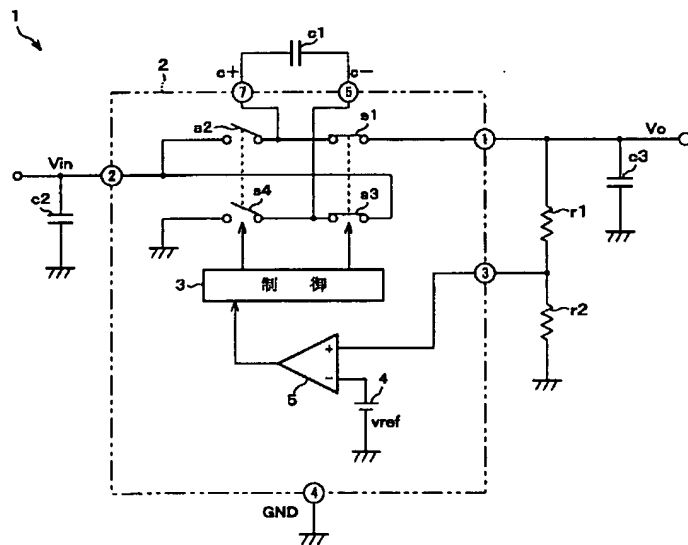
【図 4】



【図 7】



【図 10】



フロントページの続き

(51)Int. Cl. ⁷

G 0 5 F 1/56

H 0 2 M 3/07

識別記号

F I

G 0 5 F 1/56

H 0 2 M 3/07

テーマコード (参考)

3 1 0 X

THIS PAGE BLANK (USPTO)